

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 9月19日  
Date of Application:

出願番号 特願2003-328350  
Application Number:  
[ST. 10/C] : [JP 2003-328350]

出願人 株式会社デンソー  
Applicant(s):

2003年10月20日

特許長官  
Commissioner,  
Japan Patent Office

今井康夫

【書類名】 特許願  
【整理番号】 PNID4391  
【提出日】 平成15年 9月19日  
【あて先】 特許庁長官殿  
【国際特許分類】 H02M 3/156  
G05F 1/56

【発明者】  
【住所又は居所】 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内  
【氏名】 板橋 徹

【発明者】  
【住所又は居所】 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内  
【氏名】 石川 貴規

【発明者】  
【住所又は居所】 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内  
【氏名】 永田 淳一

【特許出願人】  
【識別番号】 000004260  
【氏名又は名称】 株式会社デンソー

【代理人】  
【識別番号】 100082500  
【弁理士】  
【氏名又は名称】 足立 勉  
【電話番号】 052-231-7835

【先の出願に基づく優先権主張】  
【出願番号】 特願2002-316366  
【出願日】 平成14年10月30日

【手数料の表示】  
【予納台帳番号】 007102  
【納付金額】 21,000円

【提出物件の目録】  
【物件名】 特許請求の範囲 1  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9004766

**【書類名】特許請求の範囲****【請求項1】**

電力供給元から電気負荷に至る通電経路上に介挿されるスイッチング素子と、該スイッチング素子からの出力を平滑化する平滑手段と、

該平滑手段から出力される平滑電圧が一定となるように前記スイッチング素子をデューティ制御するための制御信号を生成する制御信号生成手段と、

電源投入時に、前記通電経路上に設定された参照点での参考電圧が、該参考電圧の規定値より低く設定された上昇基準値を超えて上昇すると、予め設定された抑制期間の間、デューティ比を抑制した抑制制御信号を前記スイッチング素子に供給するソフトスタート手段と、

を備えたスイッチングレギュレータにおいて、

前記ソフトスタート手段の動作停止後に、前記上昇基準値以下に設定された下降基準値を超えて前記参考電圧が下降すると、前記ソフトスタート手段を再動作可能な状態に設定する回復手段を備えることを特徴とするスイッチングレギュレータ。

**【請求項2】**

前記制御信号生成手段は、

前記参考電圧が前記上昇基準値以上である場合に、一定の基準電圧を発生させる基準電圧発生手段と、前記平滑電圧に応じて変化する検出電圧と前記基準電圧との差に応じた比較信号を生成する比較信号生成手段とを備え、該比較信号の信号レベルに応じたデューティ比を有する制御信号を生成し、

前記ソフトスタート手段は、

前記抑制期間の間、デューティ比の抑制量が時間の経過と共に減少するように信号レベルが変化する比較信号を前記比較信号生成手段に生成させることで、前記制御信号生成手段に前記抑制制御信号を生成させる

ことを特徴とする請求項1記載のスイッチングレギュレータ。

**【請求項3】**

前記ソフトスタート手段は、

前記基準電圧発生手段の出力にて充電され、電荷が放電された状態から基準電圧に達するまでに前記抑制期間を要するように設定されたコンデンサからなり、前記抑制期間の間、前記基準電圧の代わりに前記コンデンサの充電電圧を前記比較信号生成手段に供給し、前記回復手段は、

前記コンデンサの電荷を放電することで、前記ソフトスタート手段を再動作可能な状態に設定する

ことを特徴とする請求項2記載のスイッチングレギュレータ。

**【請求項4】**

前記ソフトスタート手段は、

前記抑制期間の間、パルス信号列を発生させるパルス発生手段と、

該パルス発生手段が発生させたパルス信号に基づいて、前記抑制制御信号を生成する抑制制御信号生成手段と、

からなり、

前記回復手段は、

前記パルス発生手段をリセットすることで、前記ソフトスタート手段を再動作可能な状態に設定する

ことを特徴とする請求項1記載のスイッチングレギュレータ。

**【請求項5】**

前記抑制制御信号生成手段は、

前記パルス発生手段が発生させたパルス信号に従って、前記制御信号生成手段が生成する制御信号の信号レベルを、前記スイッチング素子をオフ状態にする信号レベルに強制的に変化させるオフ駆動手段からなり、該オフ駆動手段の動作により、前記スイッチング素子をオン状態にする信号レベルの割合が抑制された制御信号を、前記抑制制御信号として

前記スイッチング素子に供給する

ことを特徴とする請求項4記載のスイッチングレギュレータ。

**【請求項6】**

前記回復手段は、前記参照電圧をローパスフィルタを介して検出することを特徴とする請求項1乃至請求項5いずれか記載のスイッチングレギュレータ。

**【請求項7】**

前記参照電圧は、前記電力供給元からの入力電圧であることを特徴とする請求項1乃至請求項6いずれか記載のスイッチングレギュレータ。

**【請求項8】**

前記参照電圧は、前記平滑電圧であることを特徴とする請求項1乃至請求項6いずれか記載のスイッチングレギュレータ。

**【請求項9】**

前記参照電圧は、当該スイッチングレギュレータから前記電気負荷に至る前記通電経路上に接続された他のレギュレータの出力電圧であることを特徴とする請求項1乃至請求項6いずれか記載のスイッチングレギュレータ。

**【請求項10】**

少なくとも、前記抑制期間、上昇基準値、下降基準値の設定に関わる素子及び前記スイッチング素子以外の部分が、1チップの半導体集積回路として構成されることを特徴とする請求項1乃至請求項9いずれか記載のスイッチングレギュレータ。

**【請求項11】**

請求項1乃至請求項10いずれか記載のスイッチングレギュレータと、

該スイッチングレギュレータから前記電気負荷に至る前記通電経路上に接続された1乃至複数の二次レギュレータと、

を備えることを特徴とする電源装置。

**【請求項12】**

前記下降基準値は、前記スイッチングレギュレータ及び前記二次レギュレータの中のいずれかが、通電を遮断する電圧より大きく設定されていることを特徴とする請求項11記載の電源装置。

**【請求項13】**

車両に搭載されることを特徴とする請求項11又は請求項12記載の電源装置。

**【書類名】明細書**

**【発明の名称】スイッチングレギュレータ及び電源装置**

**【技術分野】**

**【0001】**

本発明は、スイッチングレギュレータと、これを備えた電源装置とに関する。

**【背景技術】**

**【0002】**

従来より、外部電源からの入力を降圧し、所望の安定した定電圧にて電源供給を行う電源装置として、スイッチングレギュレータやシリーズレギュレータが知られている（例えば、特許文献1参照。）。

**【0003】**

このうち、スイッチングレギュレータは、必要な電力のみを平滑回路に供給するように外部電源からの通電経路にシリーズ接続されたトランジスタをON・OFF（スイッチング）制御して、一定電圧を得るようにされているため、出力電圧の精度では劣るが電力損失は小さい。

**【0004】**

一方、シリーズレギュレータは、通電経路にシリーズ接続されたトランジスタの駆動力を増減することでトランジスタの両端電圧を細かく制御して、一定電圧を得るようにされており、不要な電力がトランジスタにて消費（熱に変換）されるため、スイッチングレギュレータとは逆に、電力損失は大きいが出力電圧の精度は優れている。

**【0005】**

そこで、これらスイッチングレギュレータとシリーズレギュレータとを共に通電経路上にシリーズ接続し、スイッチングレギュレータが、所望電圧より高い電圧を有する外部電源からの入力を、所望電圧に近い中間電圧まで小さな電力損失にて降圧し、シリーズレギュレータが、その中間電圧を所望電圧まで精度よく降圧するように構成された電源装置が提案されている（例えば、特許文献2参照。）。このように構成された電源装置では、シリーズレギュレータにて必要以上に電力を損失してしまうことがなく、電圧精度に優れた出力を小さな電力損失にて得ることができる。

**【0006】**

ここで、図7は、スイッチングレギュレータとシリーズレギュレータとを共に通電経路上にシリーズ接続してなる電源装置の一例を示す回路図である。

図7に示すように、電源装置101は、コイルL1及びコンデンサC1にて構成された周知のローパスフィルタからなり、外部電源からの通電経路に重畠された高周波のノイズ成分を除去する入力フィルタ2と、入力フィルタ2を介して外部電源から入力される入力電圧V1を降圧して一定電圧の中間出力V3を生成するスイッチングレギュレータ60と、スイッチングレギュレータ60の出力（中間出力V3）を降圧して一定電圧の供給出力V4（電源装置101の出力）を生成するシリーズレギュレータ40とからなる。

**【0007】**

そして、スイッチングレギュレータ30は、通電経路にシリーズ接続されたMOS型電界効果トランジスタ（以下単に「FET」という。）4と、FET4の出力を平滑化する平滑回路5と、平滑回路5の出力（即ち中間出力V3）が一定電圧となるようにFET4をON・OFF動作させるレギュレートIC61とからなる。

**【0008】**

一方、シリーズレギュレータ40は、スイッチングレギュレータ30を介してシリーズレギュレータ40に流れ込む電流I1の大きさを検出するための電流検出用抵抗器R2と、電流検出用抵抗器R2が挿入された通電経路にシリーズ接続されたバイポーラトランジスタ（以下単に「トランジスタ」という。）7と、トランジスタ7の出力（即ち供給出力V4）が一定電圧となるようにトランジスタ7のベース電流を増減制御すると共に、トランジスタ7への入力電圧（即ち中間出力V3）や、電流検出用抵抗器R2にて発生する電圧からトランジスタ7に流入する電流を検出し、過大な電圧が印加されていたり過大な電

流が流れている時には、トランジスタ7をオフするなどの保護動作を行うレギュレートIC41とからなる。

#### 【0009】

このうち平滑回路5は、コイルL2及びコンデンサC2からなるローパスフィルタと、FET4のOFF時に導通して還流電流を流すことで、FET4のON時にコイルL2及びコンデンサC2に蓄積された電磁エネルギーを放出させるライホイールダイオードD2とからなる周知のものである。

#### 【0010】

又、スイッチングレギュレータ60を構成するレギュレートIC61は、平滑回路5の出力電圧（中間出力V3）を分圧する分圧回路32と、分圧回路32により分圧されたフィードバック電圧に基づいて、後述する比較信号を生成する比較信号生成回路33と、比較信号生成回路33にて生成された比較信号の信号レベルに応じたデューティ比（ON・OFF制御の1周期中におけるON時間の割合）を有するPWM（Pulse Width Modulation）信号を生成するPWM回路34と、電源投入時に比較信号生成回路33が生成する比較信号の信号レベルを変化させ、デューティ比が抑制されたPWM信号をPWM回路34に生成させることでソフトスタートを行うソフトスタート回路37とを備えている。

#### 【0011】

更に、レギュレートIC61は、一定時間毎に入力フィルタ2とFET4との間の通電経路から電力を取り込み、PWM信号のハイレベル時の電圧（つまり、PWM信号の振幅）を、FET4をON状態に維持可能な大きさ（つまり、FET4のON時におけるソース電圧とFET4の閾値電圧とを足し合わせたものよりも大きな電圧）に昇圧するための電圧を生成するチャージポンプ35と、チャージポンプ35から供給される電圧を用いて、PWM回路34から供給されるPWM信号のハイレベル時の電圧を昇圧（つまり、PWM信号の振幅を増幅）し、出力電圧V2としてFET4のゲートに供給するプリドライブ回路36とを備えている。

#### 【0012】

このうち、チャージポンプ35は、通電経路から取り込んだ電力を当該チャージポンプ35に具備された複数のコンデンサに蓄積させ、これらコンデンサを直列に接続することにより、プリドライブ回路36に供給すべき電圧を生成するように構成されている。

#### 【0013】

又、比較信号生成回路33は、電源装置101への入力電圧V1が所定値（ここでは4.5V）以上である場合に、一定の基準電圧を発生させる電圧発生回路331と、分圧回路32から供給されるフィードバック電圧と電圧発生回路331からの供給電圧Vrefとの差分を増幅することで比較信号を生成する演算增幅器333とからなる。

#### 【0014】

但し、演算增幅器333が生成する比較信号の信号レベルは、フィードバック電圧が供給電圧Vrefより大きい場合には正、フィードバック電圧が供給電圧Vrefより小さい場合には負、両者が等しい場合には0Vとなるように設定されている。

#### 【0015】

又、PWM回路34は、0Vを中心にして正方向及び負方向に振動する三角波を生成する基準波形生成回路341と、基準波形生成回路341が生成する三角波の電圧と比較信号生成回路33から供給される比較信号の電圧とを大小比較することによりPWM信号を生成する演算增幅器342とからなる。但し、演算增幅器342は、比較信号の電圧が小さいほど、即ち、供給電圧Vrefに対してフィードバック電圧が小さいほど、デューティ比の大きなPWM信号を生成するように設定されている。

#### 【0016】

又、ソフトスタート回路37は、一端が演算增幅器333の供給電圧Vrefの入力端に接続され、他端が接地されたコンデンサC3からなり、また、電圧発生回路331の出力を比較信号生成回路33に供給する供給経路には、抵抗R3が介挿されている。

#### 【0017】

そして、電源装置 101 が起動し、電圧発生回路 331 が基準電圧を発生させると、抵抗 R3 を介してコンデンサ C3 が充電されることにより、演算増幅器 333 への供給電圧 Vref は、時間の経過に伴って増大し、最終的に基準電圧に等しくなる。

#### 【0018】

つまり、ソフトスタート回路 37 は、電源装置 101 の起動から一定時間が経過するまでの間は、PWM 信号のデューティ比が時間の経過に伴って徐々に大きくなるような比較信号を、比較信号生成回路 33 に生成させることで、過渡状態のトランジスタ 7 に突入電流が流れ込むことを防止するように構成されている（ソフトスタート回路については、例えば、特許文献 3 参照。）。

【特許文献 1】特開平 9-37545 号公報（段落 [0002] ~ [0004]、図 2、図 3）

【特許文献 2】特開平 6-335238 号公報（段落 [0002] ~ [0005]、図 3）

【特許文献 3】特開平 6-250747 号公報（段落 [0016] ~ [0017]、図 1）

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0019】

ところで、突入電流は、電源投入時の急激な電圧変化に、PWM 信号を生成するファイードバック系の制御が追従できず、制御遅れによって過剰な制御が行われることにより発生する。このため、電源装置 101 の動作状態が一端安定した後（ソフトスタート回路 37 の動作終了後）であっても、何らかの原因で一時的に入力電圧 V1（ひいては中間電圧 V3）が大きく低下した時には、その後、入力電圧 V1 が元の大きさに復帰する際にも、突入電流が発生する可能性がある（図 8 参照）。

#### 【0020】

しかし、上述の電源装置 101において、ソフトスタート回路 37 を構成するコンデンサ C3 は、一時的な入力電圧 V1 の低下では、ほとんど電荷が放電されないため、ソフトスタートを再び機能させることができず、起動後の一時的な電圧低下によって生じる突入電流を防止することができないという問題点があった。

#### 【0021】

そこで、本発明は、上記問題点を解決するために、必要なときに確実にソフトスタートが機能するスイッチングレギュレータ、及びこれを備えた電源装置を提供することを目的とする。

#### 【課題を解決するための手段】

#### 【0022】

上記目的を達成するためになされた本発明のスイッチングレギュレータでは、電力供給元から電気負荷に至る通電経路上に介挿されるスイッチング素子からの出力を、平滑手段が平滑化し、制御信号生成手段が、その平滑電圧が一定となるようにスイッチング素子をデューティ制御するための制御信号を生成する。

#### 【0023】

そして、電源投入時に、通電経路上に設定された参照点での参考電圧が、該参考電圧の規定値より低く設定された上昇基準値を超えて上昇すると、ソフトスタート手段が、予め設定された抑制期間の間、デューティ比を抑制した抑制制御信号をスイッチング素子に供給する。なお、ここで言う規定値とは、電力供給元からの供給状態が安定している時に得られる参考電圧のことである。

#### 【0024】

また、ソフトスタート手段の動作停止後に、上昇基準値以下に設定された下降基準値を超えて前記参考電圧が下降すると、回復手段が、ソフトスタート手段を再動作可能な状態に設定する。

#### 【0025】

このように、本発明のスイッチングレギュレータでは、動作状態が一端安定した後であっても、参照電圧が下降基準値を超えて大きく下降した時には、その後、参照電圧が元の電圧に復帰する際に、ソフトスタート手段が確実に動作するため、電源投入時と同様に突入電流の発生を防止することができる。

#### 【0026】

ここで、制御信号生成手段は、例えば、参照電圧が上昇基準値以上である場合に、一定の基準電圧を発生させる基準電圧発生手段と、平滑電圧に応じて変化する検出電圧と基準電圧との差に応じた比較信号を生成する比較信号生成手段とを備え、この比較信号の信号レベルに応じたデューティ比を有する制御信号を生成するように構成してもよい。

#### 【0027】

この場合、ソフトスタート手段は、例えば、抑制期間の間、デューティ比の抑制量が時間の経過と共に減少するように信号レベルが変化する比較信号を比較信号生成手段に生成させることで、制御信号生成手段に抑制制御信号を生成するように構成すればよい。

#### 【0028】

より具体的には、ソフトスタート手段は、例えば、基準電圧発生手段の出力にて充電され、電荷が放電された状態から基準電圧に達するまでに抑制期間を要するように設定されたコンデンサからなり、抑制期間の間、基準電圧の代わりにコンデンサの充電電圧を比較信号生成手段に供給するように構成すればよい。

#### 【0029】

そして、このようにソフトスタート手段がコンデンサからなる場合、回復手段は、コンデンサの電荷を放電するように構成すれば、コンデンサは電源投入時と同じ状態となるため、ソフトスタート手段を再動作させることができる。

#### 【0030】

このように構成された本発明のスイッチングレギュレータによれば、ソフトスタート手段及び回復手段が、簡易なアナログ回路で構成されるため、簡単かつ安価に実現することができる。

#### 【0031】

また、ソフトスタート手段は、抑制期間の間、パルス信号列を発生させるパルス発生手段と、パルス発生手段が発生させたパルス信号に基づいて、抑制制御信号を生成する抑制制御信号生成手段とにより構成し、回復手段は、パルス発生手段をリセットするように構成してもよい。

#### 【0032】

この場合、抑制制御信号生成手段は、例えば、パルス発生手段が発生させたパルス信号に従って、制御信号生成手段が生成する制御信号の信号レベルを、スイッチング素子をオフ状態にする信号レベルに強制的に変化させるオフ駆動手段により構成し、このオフ駆動手段の動作によって、スイッチング素子をONにする信号レベルの割合（即ち、デューティ比）が抑制された制御信号を、抑制制御信号としてスイッチング素子に供給すればよい。

#### 【0033】

なお、具体的には、パルス発生手段は、例えば、フリップフロップ回路やカウンタ回路等を用いて構成することができ、また、オフ駆動手段は、例えば、制御信号の伝送線路に、スイッチング素子をOFFにする信号レベルに強制的に印加するトランジスタにより構成してもよいし、パルス信号及び制御信号を入力とする論理積（AND）回路により構成してもよい。

#### 【0034】

このように構成された本発明のスイッチングレギュレータによれば、ソフトスタート手段及び回復手段が、簡易なデジタル回路で構成されるため、簡単かつ安価に実現することができ、また、集積回路化にも適している。

#### 【0035】

ところで、回復手段は、参照電圧をローパスフィルタを介して検出するように構成する

ことが望ましい。

この場合、参照電圧に重畠されたスパイク状のノイズが、ローパスフィルタにより除去されるため、ノイズによる電源電圧の瞬時的な低下に対して回復手段が作動してしまうこと、即ち、動作する必要のないタイミングでソフトスタート手段が動作をしてしまうことを防止できる。

#### 【0036】

また、参照電圧は、通電経路上のどこから取得してもよいが、具体的には、電力供給元からの入力電圧、平滑手段からの平滑電圧、スイッチングレギュレータから電気負荷に至る通電経路上に接続された他のレギュレータの出力電圧等が考えられる。

#### 【0037】

特に、平滑電圧、後段に接続された他のレギュレータの出力電圧を用いた場合、負荷での消費電力が小さければ、電力供給元で電圧低下が生じても、これらの電圧に低下が生じないことがあるため、このような状況の時に、ソフトスタート手段が、無駄に動作してしまうことを防止できる。

#### 【0038】

なお、本発明のスイッチングレギュレータは、少なくとも、抑制期間、上昇基準値、下降基準値の設定に関わる素子及びスイッチング素子以外の部分が、1チップの半導体集積回路として構成されていてもよい。即ち、発熱量の大きいスイッチング素子を除いて半導体集積回路を構成した場合には、半導体集積回路に耐熱のための特別な対策を施す必要がないため、半導体集積回路を安価に構成できる。また、各種パラメータの設定に関わる素子を除いて半導体集積回路を構成した場合には、これらの素子を適宜選択することで、各種設定を簡単に変更することができる。

#### 【0039】

ところで、上述した本発明のスイッチングレギュレータを用いて、該スイッチングレギュレータから電気負荷に至る通電経路上に接続された1乃至複数の二次レギュレータを備えた電源装置を構成してもよい。

#### 【0040】

特に、二次レギュレータとしてシリーズレギュレータを用いた場合には、シリーズレギュレータにて必要以上に電力を損失してしまうことなく、シリーズレギュレータにて電圧精度に優れた出力を小さな電力損失にて得ることができるため、小さな電力損失にて電圧精度の優れた電源装置を提供することができる。

#### 【0041】

この場合、下降基準値は、スイッチングレギュレータ及び二次レギュレータの中のいずれかが、通電を遮断する電圧より大きく設定されていることが望ましい。

このように下降基準値を設定した場合、いずれかのレギュレータで通電が遮断された時には、確実にソフトスタート手段を再動作させることができる。

#### 【0042】

なお、車両においては、スタータを動作させた場合に、電源供給元となるバッテリの電圧が大幅に低下する場合があり、電源電圧の低下が比較的頻繁に発生するため、本発明の電源装置は、車両に搭載する各種電子制御装置の電源装置として好適である。

#### 【発明を実施するための最良の形態】

#### 【0043】

以下に本発明の実施形態を図面と共に説明する。

#### [第1実施形態]

まず、図1は、本実施形態における電源装置の回路図、図2は、この電源装置を搭載する車載電子制御装置の概略構成図である。尚、本実施形態の電源装置は、従来装置である電源装置101とスイッチングレギュレータの構成が一部異なるだけであるので、ここでは、電源装置101と共に構成要素について同一の符号を付して、その説明を省略し、構成の異なる部分を中心に説明する。

#### 【0044】

図2に示すように、車載電子制御装置50は、フィルタやA/D変換器などで構成され、装置外部に設置された各種センサ(図示せず)からの検出信号などを入力するための入力回路51と、外部電源Gから電源供給を受けて動作する電子負荷LD1～LDnを駆動制御する駆動回路53(DR1～DRn)と、入力回路51を介して入力された検出信号に基づいて各種演算処理を実行し、駆動回路53を動作させるための指令値(制御値)を求めるマイクロコンピュータ(マイコン)55と、外部電源Gからの電源供給を受けて装置内部の各部51～55に所望電圧にて電源供給を行う電源装置1とを備える。

#### 【0045】

尚、外部電源Gは、電源電圧が高く(本実施形態では12V)、しかも比較的大きな電圧変動があるため、これを降圧して電圧変動のない安定した一定電圧(本実施形態では2.5V)での電源供給を行うために、電源装置1は設けられている。

#### 【0046】

図1に示すように、電源装置1のスイッチングレギュレータ30は、従来装置のものと同様に構成されたFET4、平滑回路5、従来装置のものとは一部構成が異なるレギュレートIC31に加えて、FET4がターンオンする際に、入力電圧V1より高い電圧(以下「ブート電圧」と称する。)を発生させるブートストラップ回路3を備えている。

#### 【0047】

このブートストラップ回路3は、直列接続されたダイオードD4、コンデンサC4となり、FET4のドレイン、ソース間に接続され、ダイオードD4、コンデンサC4の接続点からブート電圧を取り出すように構成されている。なお、ダイオードD4のアノードがFET4のドレイン側、カソードがコンデンサC4の一端に接続され、コンデンサC4の他端がFETのソース側に接続されている。

#### 【0048】

つまり、ブートストラップ回路3では、FET4のオフ時に、そのソース電位がほぼ接地電位となることにより、コンデンサC4が入力電圧V1にて充電され、その後、FET4がターンオンすると、ソース電位が入力電圧V1にはほぼ等しくなることにより、FET4のソース電位にコンデンサC4の充電電圧を加算した電圧値を有するブート電圧が発生するのである。

#### 【0049】

また、レギュレートIC31は、従来装置のものと同様に構成された分圧回路32、比較信号生成回路33、PWM回路34、チャージポンプ35、プリドライブ回路36、ソフトスタート回路37に加えて、チャージポンプ35が生成する電圧であるチャージ電圧、及びブートストラップ回路3が生成する電圧であるブート電圧をそれぞれ取り込み、これら電圧のうち、いずれか大きい方をプリドライブ回路36へ供給する供給電圧選択回路38と、電源投入時に機能した後、その機能を停止しているソフトスタート回路37を、再び機能させるための機能回復回路39とを備えている。

#### 【0050】

但し、プリドライブ回路36は、PWM回路34から供給されるPWM信号のハイレベル時の電圧を昇圧するだけでなく、PWM信号のデューティ比が予め設定された基準デューティ比(本実施形態では95%)よりも大きくなると、FET4がON固定されるように、昇圧したPWM信号(出力電圧V2)のデューティ比を100%に設定するように構成されている。

#### 【0051】

また、供給電圧選択回路38は、アノードにブート電圧が印加されるダイオードD5と、アノードにチャージ電圧が印加されるダイオードD6とからなり、両ダイオードD5、D6のカソードは、互いに接続され、且つをプリドライブ回路36に接続されている。

#### 【0052】

なお、ブート電圧は、FET4のターンオン時に、入力電圧V1の約2倍となり、その後、コンデンサC4の放電に従って徐々に低下するため、FET4のON・OFF動作時には、ブート電圧の方がチャージ電圧よりも大きくなる。一方、FET4のON固定時に

は、ブート電圧は入力電圧 V 1 にはほぼ等しくなるため、チャージ電圧の方がブート電圧よりも大きくなる。つまり、FET 4 が ON・OFF 動作している時にはブート電圧、FET 4 が ON 固定されている時にはチャージ電圧が、供給電圧選択回路 38 を介してプリドライブ回路 36 に供給される。

#### 【0053】

次に、機能回復回路 39 は、入力フィルタ 2 の出力端を参照点として、この参照点の電圧（以下「参照電圧」と称する。）に基づいて、後述する駆動信号を生成する電圧検出回路 391 と、電圧検出回路 391 が生成する駆動信号に従って、ソフトスタート回路 37 を構成するコンデンサ C3 の両端を導通させて放電するトランジスタ 393 とからなる。

#### 【0054】

そして、電圧検出回路 391 では、参照電圧 Vs が予め設定された上昇基準値（本実施形態では、4.5V）を超えて上昇したか否か、及び上昇基準値より低く設定された下降基準値を超えて下降したか否かを検出する。但し、下降基準値は、出力すべき電圧（本実施形態では 2.5V）をシリーズレギュレータ 40 に確保させることができ中間出力 V3 の値（本実施形態では 3.0V）よりも大きく設定されている。

#### 【0055】

また、電圧検出回路 391 は、これら上昇基準値及び下降基準値に基づく検出結果から、電源投入時には、その直後から参照電圧 Vs が上昇基準値を超えるまでの間、その後は、下降基準値を超える電圧降下が発生した時点から、上昇基準値を超える電圧に復帰するまでの間だけ、信号レベルがアクティブレベル（ここではハイレベル）となる駆動信号を生成するように構成されている。

#### 【0056】

つまり、トランジスタ 393 は、この駆動信号がアクティブレベルの時に ON して、コンデンサ C3 の充電電荷を放電するように構成されている。

以上のように構成された電源装置 1 では、図 3 に示すように、車両のイグニッション SW が ON（つまり、電源装置 1 が外部電源 G に電気的に接続）された電源投入時には、参照電圧 Vs が上昇基準値に達したことを電圧検出回路 391 が検出すると、電圧検出回路 391 は、駆動信号をアクティブレベルから非アクティブレベルに変化させ、トランジスタ 393 をターンオフする。これにより、コンデンサ C3 の充電が開始され、PWM 回路 34 は、コンデンサ C3 が完全に充電されるまでの間、時間の経過に伴って PWM 信号のデューティ比を徐々に大きくしながら（換言すればデューティ比が抑制された PWM 信号にて）FET 4 を ON・OFF 制御し、電源装置 1 をソフトスタートする。

#### 【0057】

そして、コンデンサ C3 の充電が開始されてから一定時間（抑制期間）が経過し、コンデンサ C3 の充電電圧、即ち、演算增幅器 333 への供給電圧 Vref が基準電圧に達すると、FET 4 がソフトスタートから定常のスイッチング（ON・OFF）動作に移行する。

#### 【0058】

その後、参照電圧 Vs がエンジンの始動等により低下すると、PWM 回路 34 は、中間出力 V3 を一定電圧に維持するためにデューティ比の大きな PWM 信号を生成し、プリドライブ回路 36 に供給する。ここで、PWM 信号のデューティ比が基準デューティ比を越えると、プリドライブ回路 36 は、出力電圧 V2 のデューティ比を 100% に設定し、FET 4 を ON 固定する。

#### 【0059】

このとき、参照電圧 Vs が下降基準値を越えて下降していなければ、参照電圧 Vs が復帰して、PWM 回路 34 からの PWM 信号のデューティ比が基準デューティ比を下回った際に、プリドライブ回路 36 は ON 固定を解除する（図中 1 回目のエンジン始動期間を参照。）。

#### 【0060】

一方、参照電圧 Vs が下降基準値を越えて下降していれば、電圧検出回路 391 は、駆

動信号をアクティブレベルに設定してトランジスタ393をONし、コンデンサC3を放電させる。その後、参照電圧Vsが上昇基準値を越えて上昇した際に、電圧検出回路391は、駆動信号を非アクティブレベルに設定してトランジスタ393をOFFし、コンデンサC3を充電させる。これにより、電源装置1は、イグニッションSWがONされた時(電源投入時)と同様にソフトスタートする(図中2回目のエンジン始動期間を参照。)

。

#### 【0061】

このように、本実施形態の電源装置1によれば、電源投入後のソフトスタートが終了し、動作状態が一端安定した後であっても、参照電圧Vsが下降基準値を超えて下降した時には、その後、参照電圧Vsが元の電圧に復帰する際に、ソフトスタートが確実に行われるため、電源投入時と同様に突入電流の発生を防止することができる。

#### 【0062】

また、本実施形態の電源装置1では、プリドライブ回路36に供給する高電圧として、FET4のON・OFF動作時には、ブートストラップ回路3からのブート電圧を供給しており、チャージポンプ35は、FET4のON固定時にのみチャージ電圧を供給できればよいため、比較的小規模なチャージポンプを用いることができ、装置を小型化できる。

#### 【0063】

尚、本実施形態では、平滑回路5が本発明の平滑手段、PWM回路34が制御信号生成手段、ソフトスタート回路37がソフトスタート手段、機能回復回路39が回復手段、電圧発生回路331が基準電圧発生手段、分圧回路32及び比較信号生成回路33が比較信号生成手段に相当する。

#### 【0064】

また、本実施形態において、電圧検出回路391は、参照電圧Vsを直接取り込んでいるが、図4に示す電源装置1aのように、機能回復回路39aに、抵抗R5、コンデンサC5からなる周知のローパスフィルタ395を設け、電圧検出回路391は、このローパスフィルタ395を介して参照電圧Vsを取り込むように構成してもよい。

#### 【0065】

この場合、スパイク状のノイズによる参照電圧Vsの瞬時の電圧低下に対して機能回復回路39が作動し、不要なソフトスタートが行われてしまうことを防止できる。

又、本実施形態では、ソフトスタート回路37を構成するコンデンサC3を放電するのにトランジスタ393を用いたが、トランジスタに代えて、FETやリレーを用いても良い。

#### [第2実施形態]

次に、第2実施形態について説明する。

#### 【0066】

図5は、本実施形態の電源装置1bの構成を示す回路図である。

尚、本実施形態の電源装置1bは、第1実施形態における電源装置1とは、スイッチングレギュレータを構成するレギュレートIC31の構成が一部異なるだけであるため、ここでは、第1実施形態の電源装置1と共に通する構成要素については同一の符号を付して、その説明を省略し、構成の異なる部分を中心に説明する。

#### 【0067】

図5に示すように、本実施形態の電源装置1bを構成するスイッチングレギュレータ30bにおいて、レギュレートIC31bは、第1実施形態のものと同様に構成された分圧回路32、比較信号生成回路33、PWM回路34、チャージポンプ35、プリドライブ回路36、供給電圧選択回路38に加えて、第1実施形態のものとは構成の異なるソフトスタート回路37b、機能回復回路39bを備えている。

#### 【0068】

このうち、ソフトスタート回路37bは、電源装置1bへの電源投入後、予め設定された期間の間、パルス信号列を発生させるパルス発生回路371と、パルス発生回路371が発生させたパルス信号列に従ってON・OFF動作し、PWM回路34がプリドライブ

回路36にPWM信号を供給する信号経路に、FET4をOFFする信号レベル（ここではローレベル）を強制的に印加するトランジスタ373とからなる。

#### 【0069】

なお、PWM回路34を構成する演算増幅器342の出力とトランジスタの接続点との間には、トランジスタがONした時に信号線に流れる電流を制限するための抵抗R6が接続されている。

#### 【0070】

また、パルス発生回路371は、カウンタ回路等からなり、電源装置1bへの入力電圧V1が安定するまでに要する時間以上に設定された抑制期間の間、パルス信号を発生させて停止するように構成されている。但し、機能回復回路39bからのリセット信号が入力された時には、これと同様の動作を、再び実行するように構成されている。

#### 【0071】

一方、機能回復回路39bは、入力フィルタ2の出力端を参照点として、この参照点の電圧（参照電圧）を取り込み、その取り込んだ参照電圧Vsからスパイク状のノイズを除去するローパスフィルタ395と、ローパスフィルタ395を介して取り込んだ参照電圧に基づいて、パルス発生回路371をリセットするためのリセット信号を生成する電圧検出回路392とからなる。

#### 【0072】

そして、電圧検出回路392は、参照電圧Vsが上昇基準値を超えて上昇したか否か、及び下降基準値を超えて下降したか否かを検出し、これら上昇基準値及び下降基準値に基づく検出結果から、電源投入時には、その直後から参照電圧Vsが上昇基準値を超えるまでの間、その後は、下降基準値を超える電圧降下が発生した時点から、上昇基準値を超える電圧に復帰するまでの間だけ、信号レベルがアクティブレベル（ここではローレベル）となるリセット信号を生成するように構成されている。

#### 【0073】

このように構成された本実施形態の電源装置1bでは、図6に示すように、車両のイグニッションSWがONされて、参照電圧Vsが上昇基準値に達したことを電圧検出回路392が検出すると、電圧検出回路392は、リセット信号をアクティブレベルから非アクティブレベルに変化させ、パルス発生回路371を起動する。

#### 【0074】

これにより、一定時間（抑制期間）の間、パルス信号列が outputされ、これに応じて、トランジスタ373がON・OFF動作する。

このとき、PWM回路34で生成されるPWM信号は、フィードバック電圧（中間電圧V3）が小さいため、デューティ比が非常に大きなものとなる。しかし、トランジスタ373のON期間では、信号レベルが強制的にローレベルにされるため、結局、パルス信号を反転させたものとPWM信号との論理積をとったような波形となり、ON期間が抑制された制御信号（抑制制御信号）がプリドライブ回路36に供給されることになる。

#### 【0075】

なお、パルス信号を反転させた信号のデューティ比は、少なくとも、プリドライブ回路36によってFET4がON固定される値より小さくする必要があり、50%以下であることが望ましい。

#### 【0076】

そして、一定時間（抑制期間）が経過して、パルス発生回路371が動作を停止すると、PWM回路34で生成されたPWM信号が、そのままプリドライブ回路36に供給されるようになり、FET4がソフトスタートから定常のスイッチング（ON・OFF）動作に移行する。

#### 【0077】

その後、参照電圧Vsがエンジンの始動等により低下すると、PWM回路34は、中間出力V3を一定電圧に維持するためにデューティ比の大きなPWM信号を生成し、プリドライブ回路36に供給する。ここで、PWM信号のデューティ比が基準デューティ比を越

えると、プリドライブ回路36は、出力電圧V2のデューティ比を100%に設定し、FET4をON固定する。

#### 【0078】

このとき、参照電圧Vsが下降基準値を越えて下降していなければ、参照電圧Vsが復帰して、PWM回路34からのPWM信号のデューティ比が基準デューティ比を下回った際に、プリドライブ回路36はON固定を解除する（図中1回目のエンジン始動期間を参照。）。

#### 【0079】

一方、参照電圧Vsが下降基準値を越えて下降していれば、電圧検出回路392は、リセット信号をアクティブルレベルに設定して、パルス発生回路371をリセットする。その後、参照電圧Vsが上昇基準値を越えて上昇した際に、電圧検出回路392は、リセット信号を非アクティブルレベルに変化させてパルス発生回路371を起動する。これにより、電源装置1は、イグニッションSWがONされた時（電源投入時）と同様にソフトスタートする（図中2回目のエンジン始動期間を参照。）。

#### 【0080】

このように、本実施形態の電源装置1bによれば、第1実施形態の電源装置1と同様に、電源投入後のソフトスタートが終了し、動作状態が一端安定した後であっても、参照電圧Vsが下降基準値を超えて下降した時には、その後、参照電圧Vsが元の電圧に復帰する際に、ソフトスタートが確実に行われるため、電源投入時と同様に突入電流の発生を防止することができる。

#### 【0081】

また、本実施形態では、参照電圧Vsをローパスフィルタ395を介して取り込んでいたり、スパイク状のノイズによる瞬時の電圧降下に対して機能回復回路39bが作動し、不要なソフトスタートが行われてしまうことを防止できる。

#### 【0082】

以上、本発明の実施の形態について説明したが、本発明は、上記実施形態に何ら限定されることはなく、本発明の技術的範囲に属する限り種々の形態をとり得ることはいうまでもない。

#### 【0083】

例えば、上記実施形態では、入力フィルタ2とFET4との間の通電経路からチャージポンプ35のコンデンサ、及びブートストラップ回路3のコンデンサC4へ電力を供給していたが、外部電源Gから別途、これらチャージポンプ35やブートストラップ回路3へ至る通電経路を設けても良い。又、他の外部電源が存在する場合には、他の外部電源からこれらチャージポンプ35やブートストラップ回路3へ至る通電経路を設けても良い。尚、これらの場合、チャージポンプ35とブートストラップ回路3とは別の通電経路からそれぞれ電力を供給されるように設定されていても勿論良い。

#### 【0084】

又、上記実施形態において、電圧検出回路391、392は、参照電圧Vsとして、入力フィルタ2の出力端（スイッチングレギュレータ30、30a、30bの入力端）を参照点として参照電圧Vsを取り込んでいるが、入力フィルタ2の入力端や、スイッチングレギュレータ30、30a、30bの出力端（即ちシリーズレギュレータ40の入力端）や、シリーズレギュレータ40の出力端を参照点として、参照電圧Vsを取り込んでもよい。

#### 【0085】

特に、スイッチングレギュレータ30、30a、30bの出力端や、シリーズレギュレータ40の出力端を参照点とした場合には、負荷での消費電力が小さければ、電力供給元で電圧低下が生じても、これらの参照点では電圧低下が生じないことがあるため、このような状況の時に、ソフトスタートが無駄に行われてしまうことを防止できる。

#### 【0086】

又、上記実施形態において、PWM回路34の基準波形生成回路341は、三角波を生

成しているが、ノコギリ波や正弦波を生成するように構成してもよい。

又、上記実施形態では、FET 4にMOS型のFETを用いたが、スイッチング素子であれば、どのようなものを用いててもよい。

#### 【0087】

又、上記実施形態では、本発明を車両に搭載された電源装置に用いたが、航空機や船舶などの他の移動体や、移動体以外に用いられる電源装置に適用しても良い。

又、上記実施形態では、スイッチングレギュレータの後段に接続する二次レギュレータとして、シリーズレギュレータが一つだけ接続されているが、このシリーズレギュレータは省略されていてもよい。

#### 【0088】

更に、この二次レギュレータとして、シリーズレギュレータの代わりに、スイッチングレギュレータを設けてもよい。更に、二次レギュレータは、並列に複数個設けたり、スイッチングレギュレータの後段に、直列に2段以上のレギュレータを接続してもよい。

#### 【0089】

又、レギュレートIC 31, 31a, 31bから、ソフトスタートの実行期間（抑制期間）を決定する素子（コンデンサC3, 抵抗R3）、比較信号の信号レベルを決定する素子（分圧回路32）、電圧検出回路391, 392の中の上昇基準値及び下降基準値の設定に関する素子については、レギュレートICから除外して、外付けするように構成してもよい。

#### 【0090】

更に、レギュレートIC 31, 31a, 31bのいずれかと、レギュレートIC 41とは単一のICとして構成してもよい。

#### 【図面の簡単な説明】

#### 【0091】

【図1】第1実施形態における電源装置の回路図である。

【図2】第1実施形態の電源装置を搭載する車載電子制御装置の概略構成図である。

【図3】第1実施形態の電源装置の各部の動作と車両の動作とを示すタイミングチャートである。

【図4】第1実施形態の変形例である電源装置の回路図である。

【図5】第2実施形態における電源装置の回路図である。

【図6】第2実施形態の電源装置の各部の動作と車両の動作とを示すタイミングチャートである。

【図7】従来の電源装置の一例を示す回路図である。

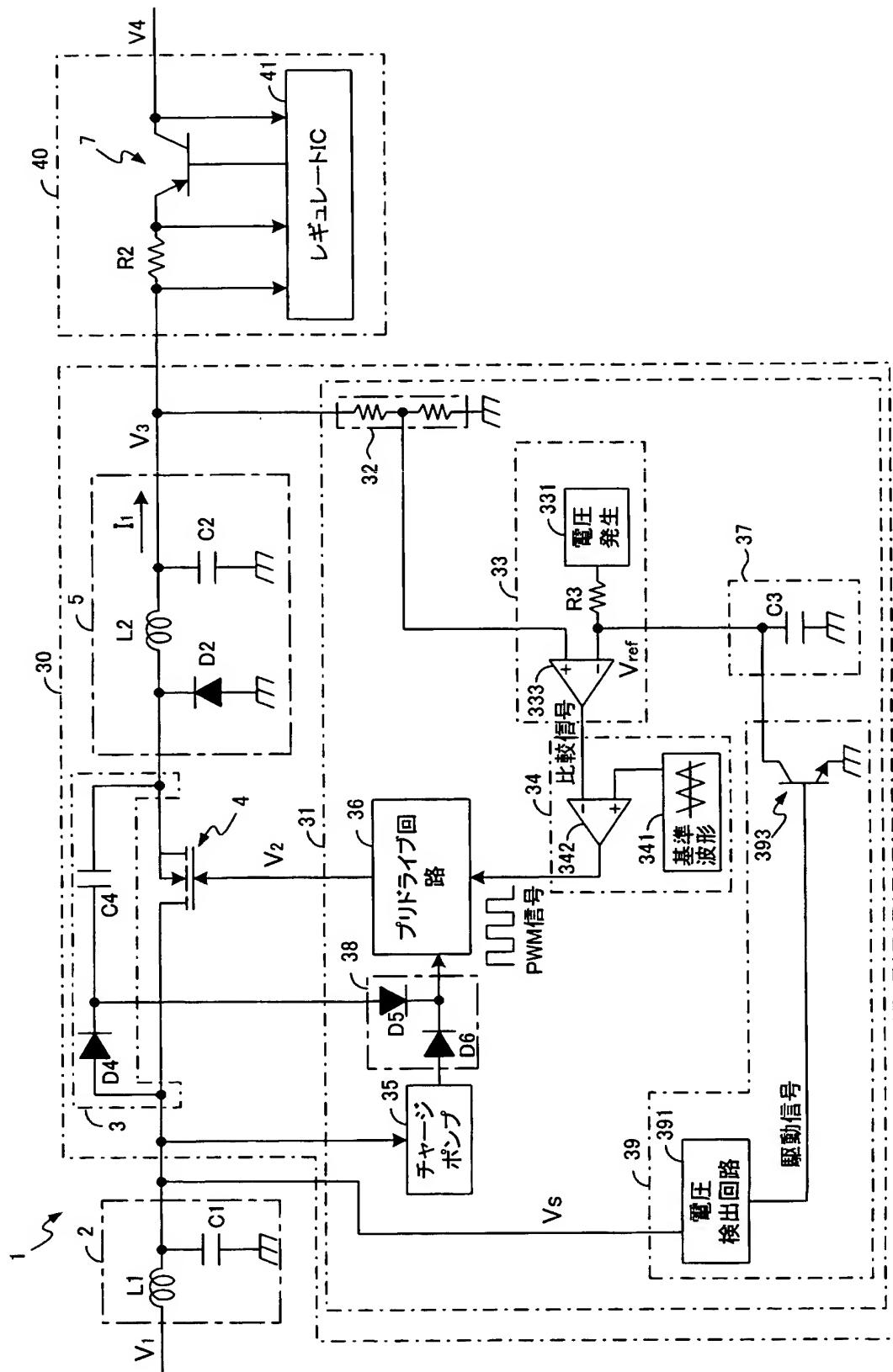
【図8】従来の電源装置の各部の動作と車両の動作とを示すタイミングチャートである。

#### 【符号の説明】

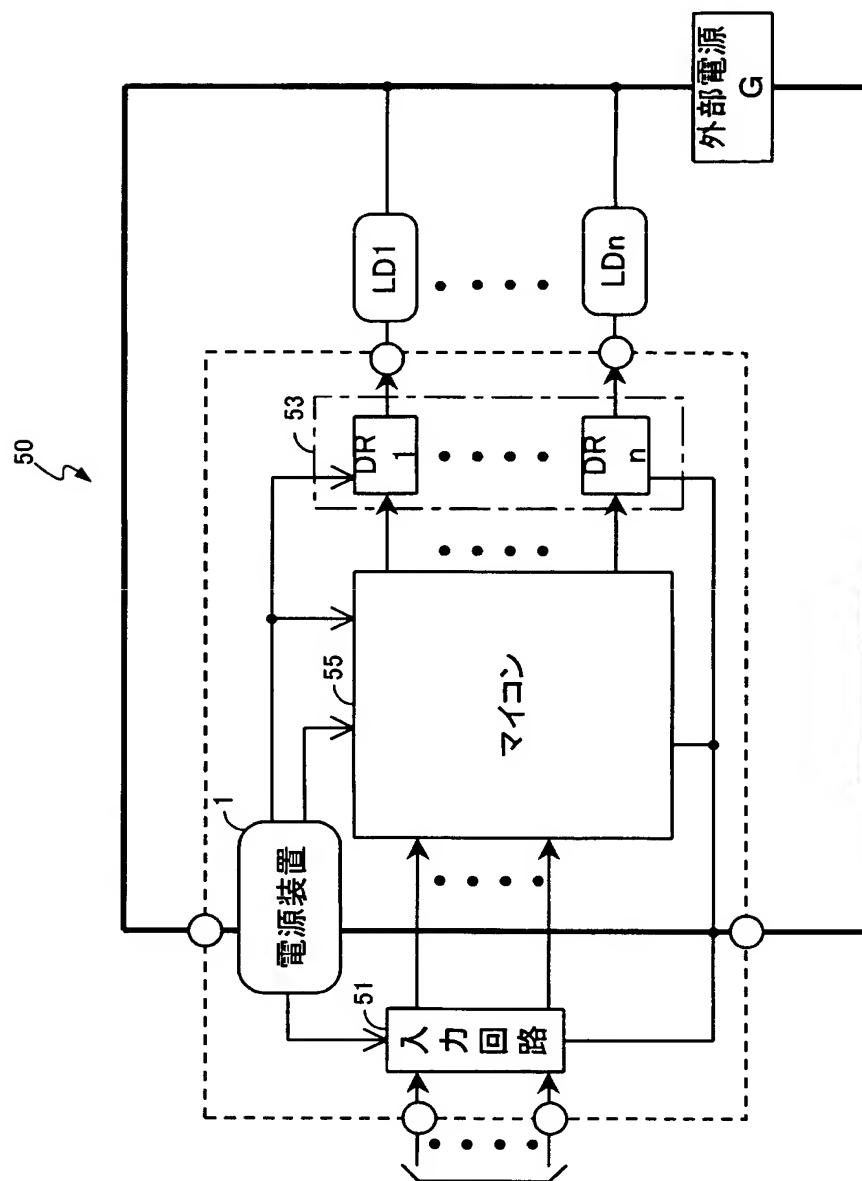
#### 【0092】

1, 1a, 1b…電源装置、2…入力フィルタ、3…ブートストラップ回路、4…電界効果トランジスタ（FET）、5…平滑回路、7…トランジスタ、30, 30a, 30b…スイッチングレギュレータ、31, 31a, 31b, 41…レギュレートIC、32…分圧回路、33…比較信号生成回路、34…PWM回路、35…チャージポンプ、36…プリドライブ回路、37, 37b…ソフトスタート回路、38…供給電圧選択回路、39, 39a, 39b…機能回復回路、40…シリーズレギュレータ、331…電圧発生回路、333…演算増幅器、341…基準波形生成回路、342…演算増幅器、371…パルス発生回路、373, 393…トランジスタ、391, 392…電圧検出回路、395…ローパスフィルタ。

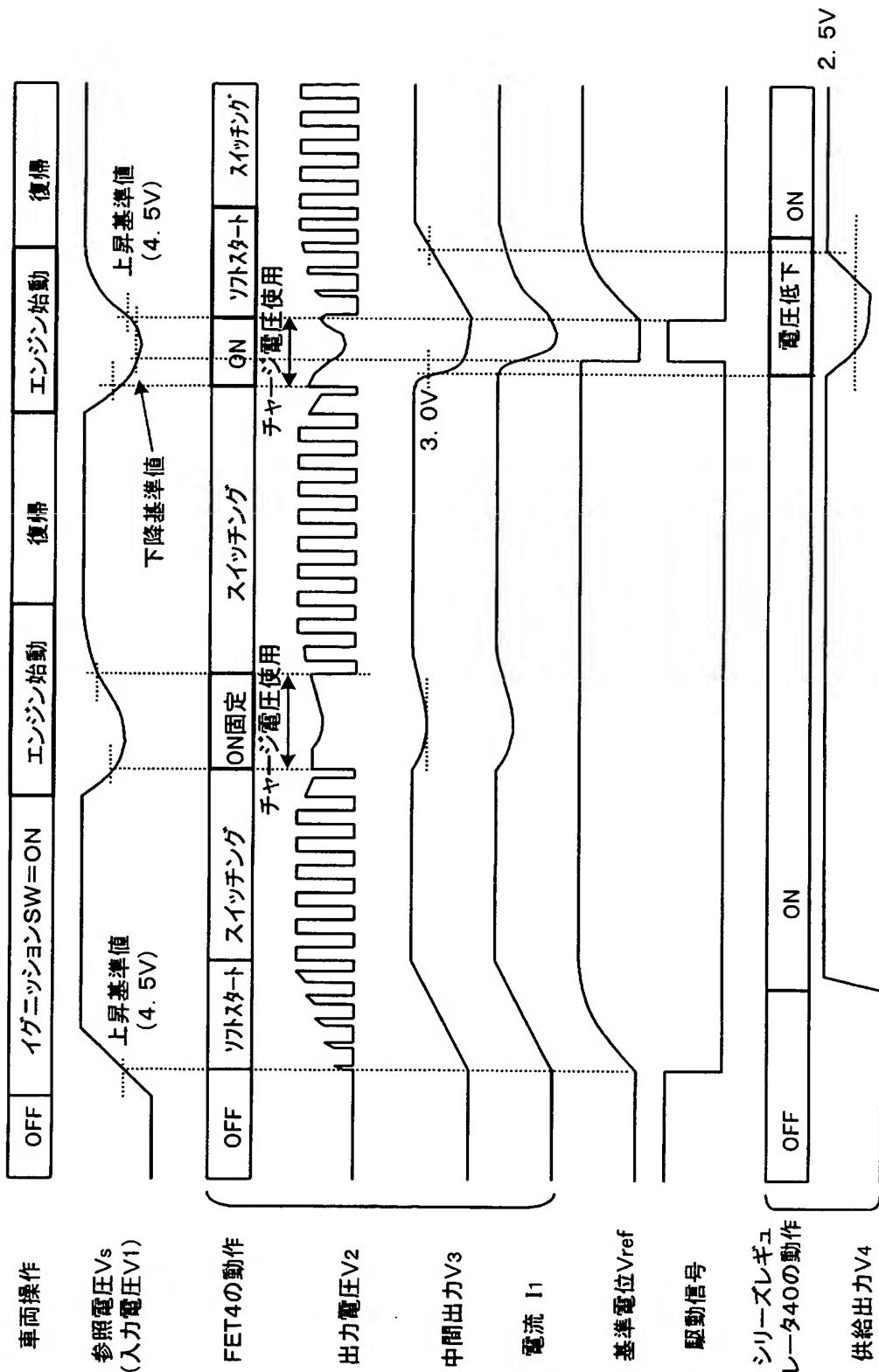
【書類名】図面  
【図1】



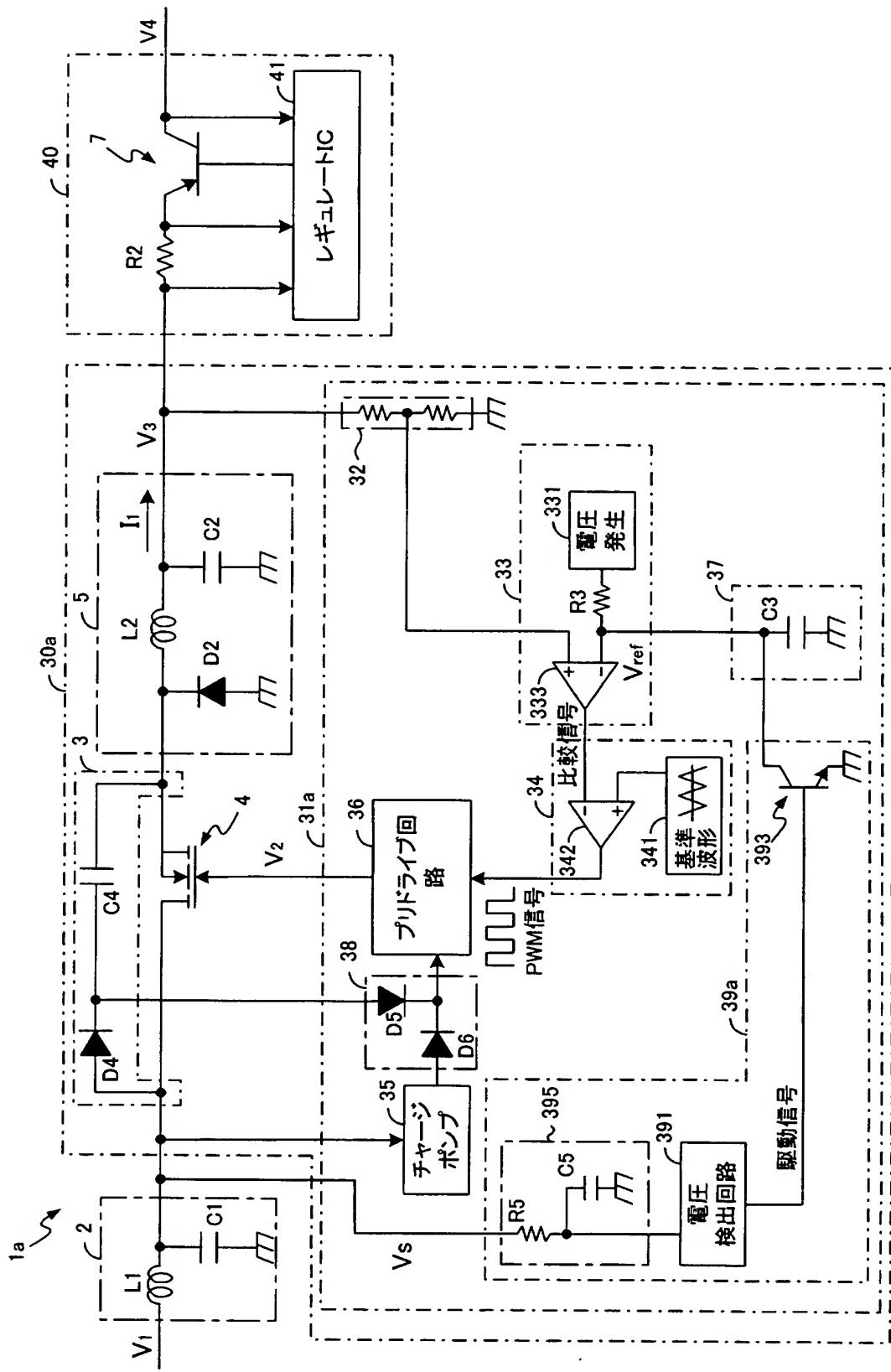
【図2】



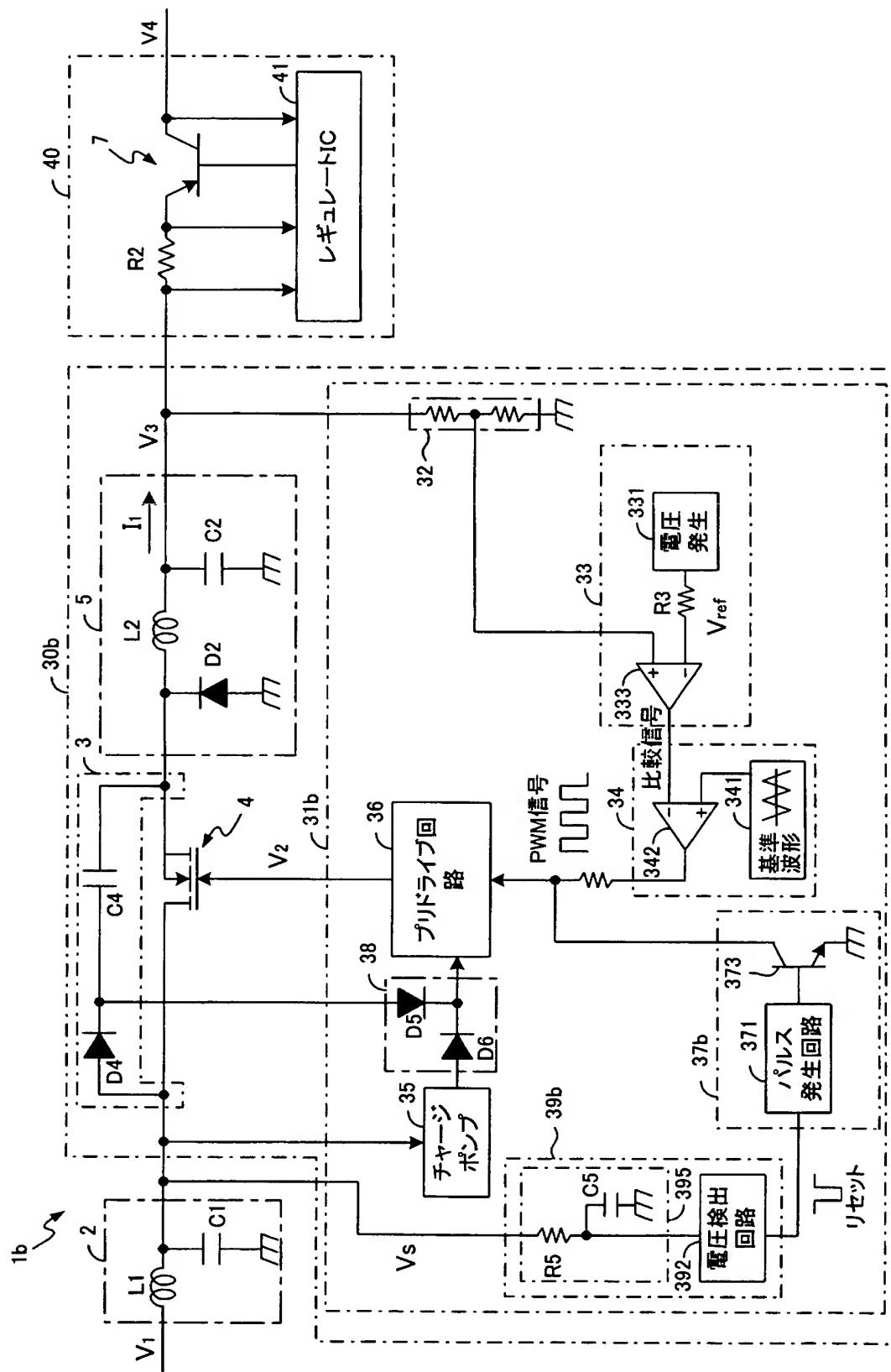
【図3】



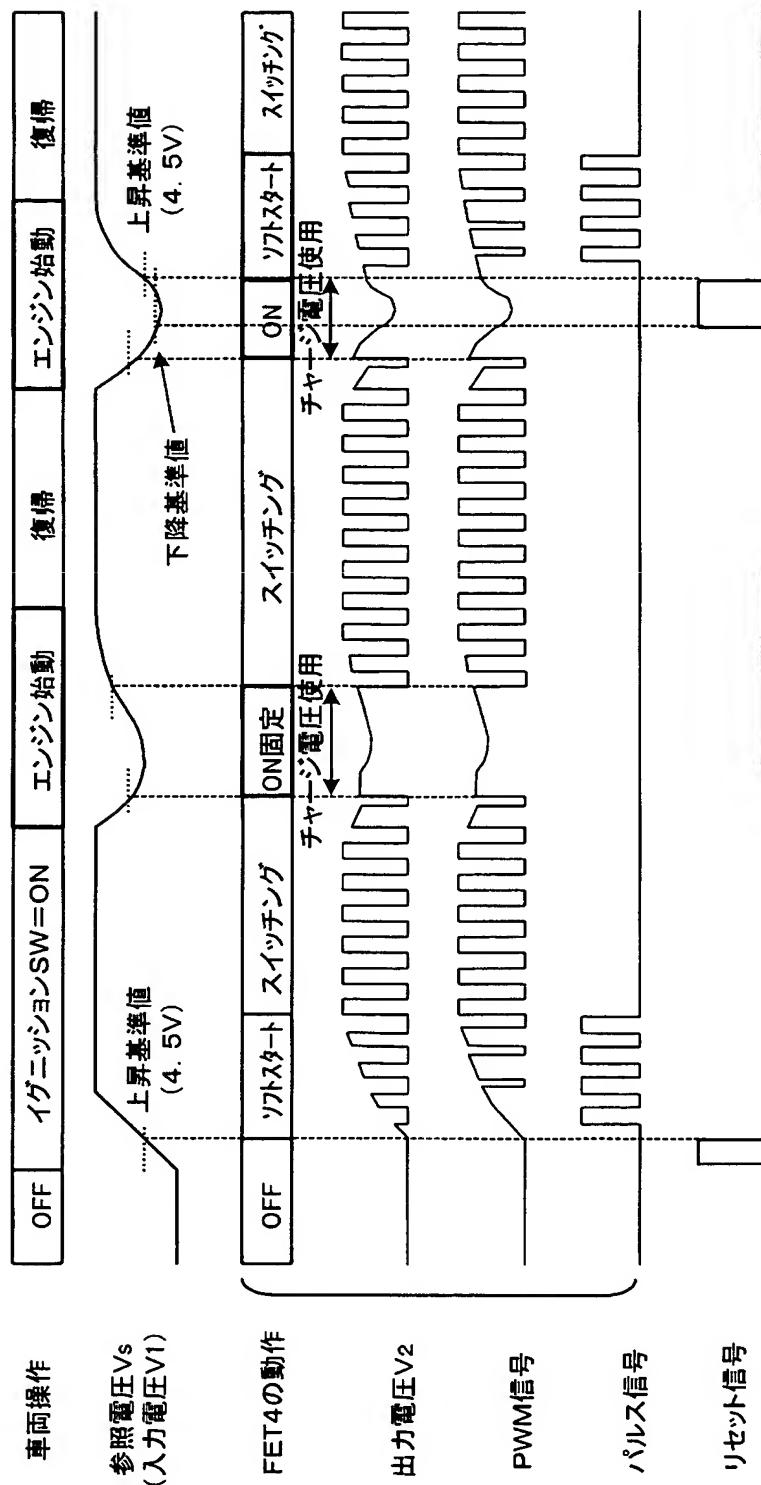
【図4】



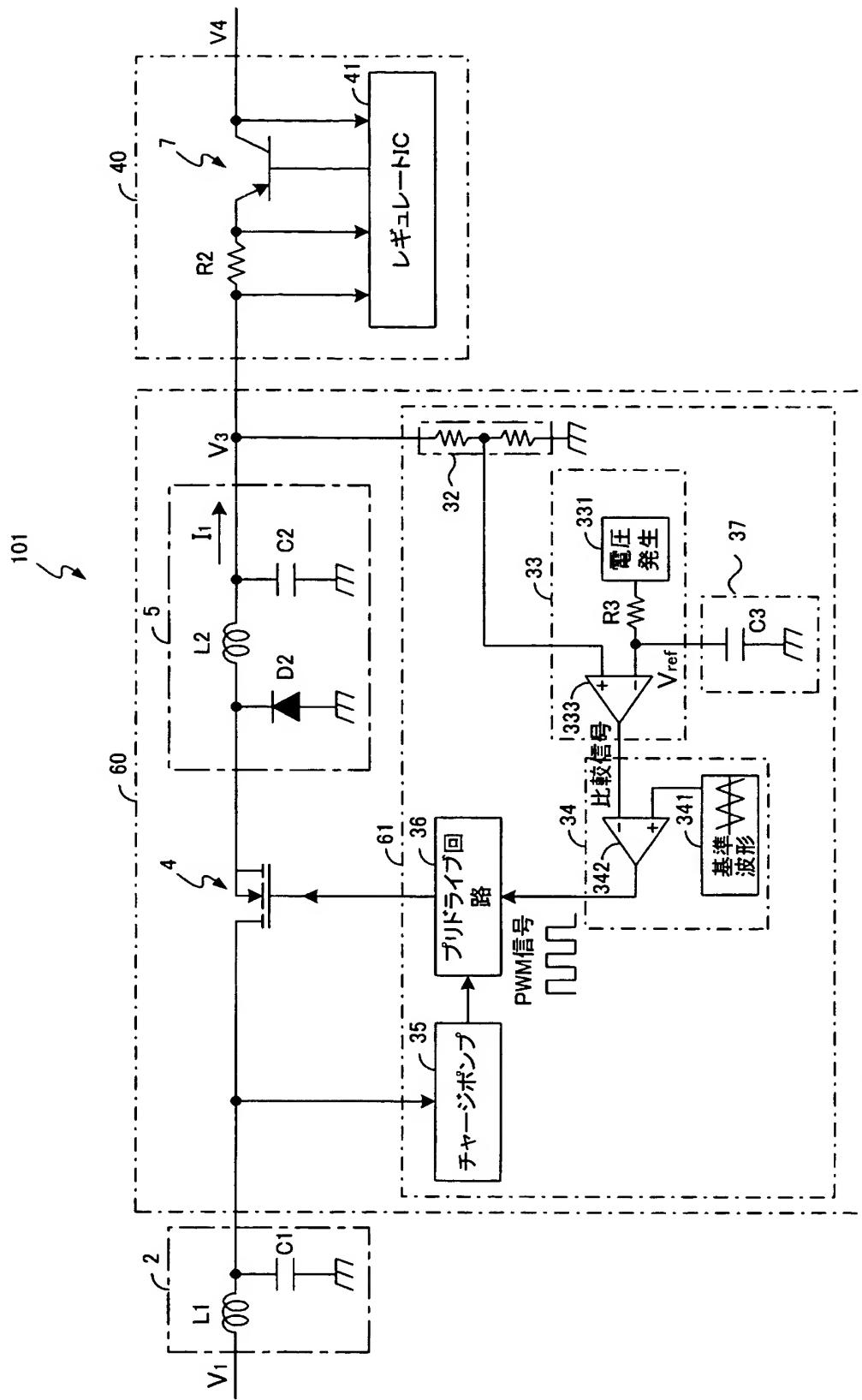
【図5】



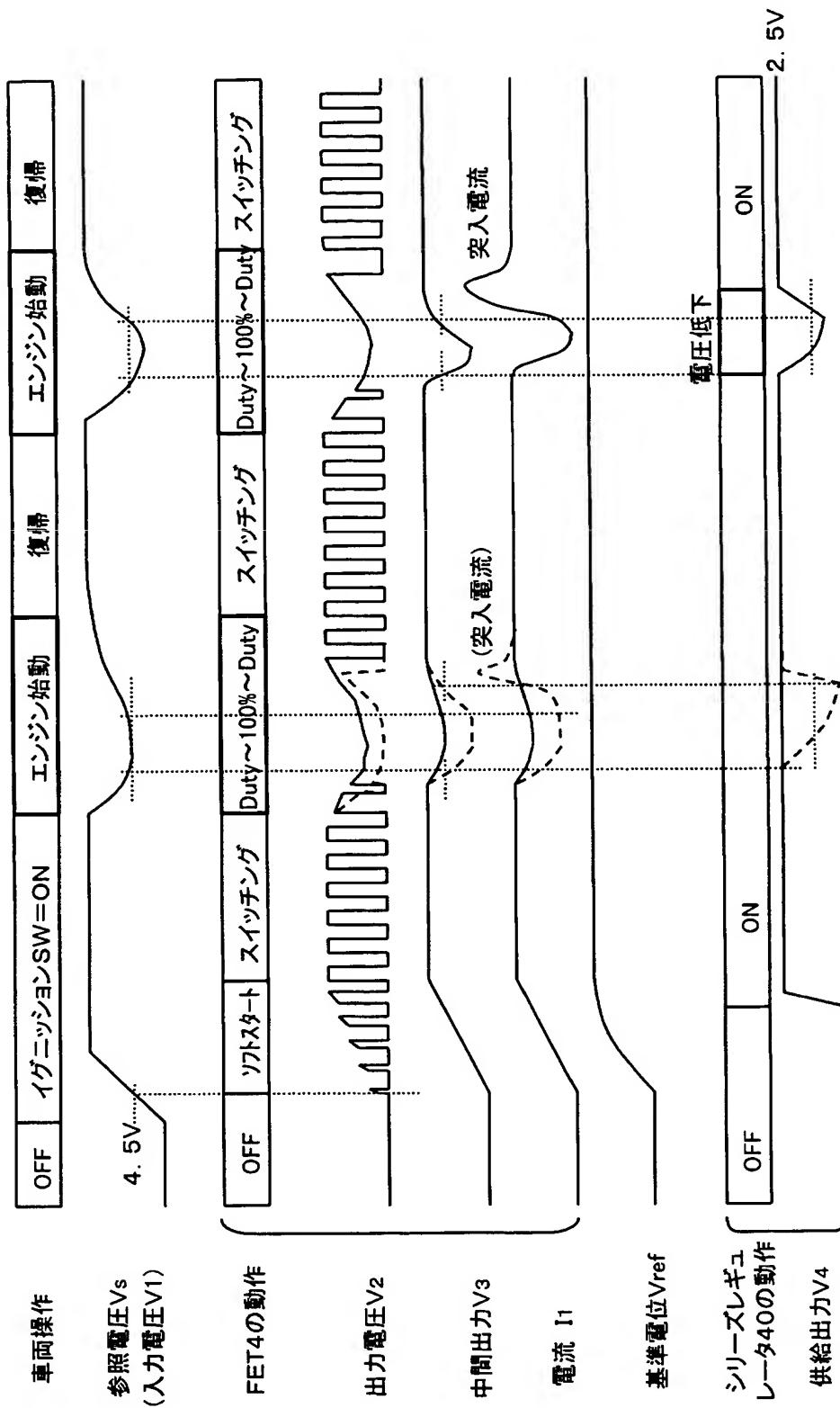
【図6】



【図7】



【図8】



【書類名】要約書

【要約】

【課題】 必要なときに確実にソフトスタートが機能するスイッチングレギュレータ、及びこれを備えた電源装置を提供する。

【解決手段】 ソフトスタート回路37は、電圧発生回路331の出力にて充電されるコンデンサC3の充電電圧を利用して、PWM信号を生成する際に使用する比較信号の信号レベルを徐々に変化させ、通常動作時よりデューティ比の抑制された制御信号をPWM回路34に生成させることでソフトスタートを行う。この電源投入時のソフトスタートが終了し、動作状態が一端安定した後でも、参照電圧Vsが下降基準値を超えて下降した時には、トランジスタ393を介してコンデンサC3の充電電荷を放電することにより、参照電圧Vsが元の電圧に復帰する際に、ソフトスタートが再び行われるようにする。

【選択図】 図1

特願 2003-328350

出願人履歴情報

識別番号 [000004260]

1. 変更年月日 1996年10月 8日

[変更理由] 名称変更

住所 愛知県刈谷市昭和町1丁目1番地  
氏名 株式会社デンソー